



# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-120702

(43)Date of publication of application : 30.04.1999

(51)Int.Cl.

G11B 20/10  
G11B 20/14  
G11B 20/18  
G11B 20/18  
G11B 20/18  
H03M 13/12  
H04L 25/497

(21)Application number : 09-282315

(71)Applicant : SHARP CORP

(22)Date of filing : 15.10.1997

(72)Inventor : OKUMURA TETSUYA  
FUJI HIROSHI  
FUJIWARA TSUNEO

## (54) DATA REPRODUCING DEVICE

### (57)Abstract:

PROBLEM TO BE SOLVED: To provide a data reproducing device capable of obtaining decoding data of a satisfied error rate by a PRML (partial response maximum likelihood) detecting system and simultaneously capable of accurately detecting the data by extracting the lost low range component from binarization data obtained as the output of a viterbi decoder and feeding it back to a reproduced signal.

SOLUTION: The signal extracted by an LPF circuit 10 from the feedback data D1 outputted from the viterbi decoder 8 is added to the reproduced signal, the low range component of which is cut by an HPF (high pass filter) circuit 4, and this signal is decoded by the viterbi decoder 8 to output the decoded data D2 and the feedback data D1. Then, the path length for outputting the feedback data D1 is set to be shorter than the path length for outputting the decoded data D2.



**\* NOTICES \***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

**[Claim(s)]**

[Claim 1] In the data regenerative apparatus which carries out maximum likelihood decoding by Viterbi decoding after carrying out partial response waveform equalization of the regenerative signal with a PRML method It has frequency characteristics with reverse 1st filter means which cuts the low-pass component of a regenerative signal and filter means of the above 1st. The 2nd filter means which extracts the low-pass component of the regenerative signal omitted by the filter means of the above 1st from the data for feedback outputted from a Viterbi decoding means, While carrying out Viterbi decoding of the signal which adds the signal outputted from the filter means of the above 1st, and the signal outputted from the 2nd filter means, and is acquired It is the data regenerative apparatus which is equipped with a Viterbi decoding means to output decode data and the data for feedback, and is characterized by the above-mentioned Viterbi decoding means outputting the data for feedback by path length shorter than the path length which outputs decode data.

[Claim 2] The data regenerative apparatus according to claim 1 characterized by having the path length control means to which the path length which outputs the above-mentioned data for feedback is changed from the above-mentioned Viterbi decoding means according to the coding method of the above-mentioned regenerative signal.

[Claim 3] DSV which detects this when the DSV (Digital Sum Variation) value of the above-mentioned decode data is calculated serially and this DSV value exceeds the predetermined value set up beforehand -- counting -- with a means It has the amount control means of signals which controls the amount of output signals of the filter means of the above 2nd. The above-mentioned amount control means of signals Above DSV -- counting -- the data regenerative apparatus according to claim 1 or 2 characterized by changing the amount of output signals of the 2nd filter means when a means detects that the DSV value exceeded the predetermined value.

[Claim 4] A sign pattern monitor means to detect this when it supervises serially whether the above-mentioned decode data have agreed to the pattern of a coding method and these decode data do not agree it to the pattern of a coding method, It has the amount control means of signals which controls the amount of output signals of the filter means of the above 2nd. The above-mentioned amount control means of signals The data regenerative apparatus according to claim 1 or 2 with which the above-mentioned sign pattern monitor means is characterized by changing the amount of output signals of the 2nd filter means when decode data detect having not agreed to the pattern of a coding method.

---

[Translation done.]

## \*NOTICES\*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DETAILED DESCRIPTION

## [Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the data regenerative apparatus of the PRML method which carries out maximum likelihood decoding by Viterbi decoding, after carrying out partial response waveform equalization of the regenerative signal.

[0002]

[Description of the Prior Art] In order to make small conventionally the rate of a data error of the data by which high density record was carried out in the data regenerative apparatus which reproduces the digital data recorded on the optical disk etc., partial response identification is given to a regenerative signal, the PRML (Partial Response Maximum Likelihood) detection method which carries out maximum likelihood decoding by Viterbi decoding is proposed, and the magazine "the Nikkei electronics" (January 17, 1994 No.599 P.71-97) is also introduced. For example, the regenerative signal from an optical disk is equalized in PR (1, 2, 1) property, and is decoded to the probable data with the Viterbi decoder as shown in JP,6-243598,A.

[0003] Drawing 15 is drawing explaining the above-mentioned data regenerative apparatus. The above-mentioned data regenerative apparatus reads the digital data recorded on the optical disk 51 with the optical head 52, and after it gives the analog regenerative signal to RF amplifier 53 and it amplifies it here, it lets it pass in the HPF (High Pass Filter) circuit 54 which cuts DC offset component of the output of RF amplifier 53. The AGC (Auto Gain Control) circuit 55 which removes the amplitude fluctuation by reflection factor fluctuation of an optical disk etc. lets the output signal of the HPF circuit 54 pass, and the output signal of AGC circuit 55 is changed into a digital signal from an analog signal by the A/D (Analog/Digital) transducer 56. Identification of the output signal of A/D converter 56 is carried out to PR (1, 2, 1) property with the digital equalizer 57, and the Viterbi decoder 58 Viterbi-decoding-outputs binarization data based on the output signal. Moreover, the regenerative signal amplified by RF amplifier 53 is inputted into the clock extract section 59 constituted by the PLL (Phase Locked Loop) circuit etc., and the clock signal of the bit period which carried out phase simulation to this regenerative signal is outputted from the clock extract section 59. This clock signal is inputted into A/D converter 56, and the output signal of AGC circuit 55 is changed into a digital signal from an analog signal to this timing.

[0004] In this way, it turns out that the binary-ized data decoded by the PRML detection method show an error rate better than the conventional binary detection method. Furthermore, to change of the tilt of focal offset of a light beam, or a disk, the asymmetry of a regenerative signal, etc., a PRML detection method has a loose error rate dependency, namely, the rate of aggravation of the error rate to aggravation of each playback conditions is known by that it is loose compared with the conventional binary detection method.

[0005] However, when making signal amplitude of an analog signal regularity by AGC circuit 55, in order for AGC not to be performed by the offset signals (optical offset, electric offset, etc.) of an analog regenerative signal, the HPF circuit 54 which removes the low-pass component of an analog regenerative signal is required of the above-mentioned PRML detection method. Therefore, if the low-pass component is contained in the data currently beforehand recorded on the disk, even the low-pass component of data will be removed in the HPF circuit 54, and exact signal detection will become impossible. If the RLL sign which is a non-DC free sign as a coding method of record data (1 7) is used especially, the problem that an error increases will occur.

[0006] In the conventional binary detection method, the technique called a quantizing feedback method as one of the solution to the problem that the low-pass component of data will be removed in this way is proposed, and this approach is indicated by JP,60-68748,A.

[0007] The data regenerative apparatus which applied the principle of this quantizing feedback method to PRML detection has a configuration as shows drawing 16, in order to return the binary-ized data outputted from the Viterbi decoder 58. That is, in the above-mentioned data regenerative apparatus, an optical disk 51, the optical head 52, RF amplifier 53, the HPF circuit 54, AGC circuit 55, A/D converter 56, the digital equalizer 57, the Viterbi decoder 58, and the clock extract section 59 have the same function as the data regenerative apparatus of the usual PRML detection method. And in addition to this, the above-mentioned data regenerative apparatus is equipped with the adder 61 adding the HPF circuit 54, the digital LPF (Low Pass Filter) circuit 60 with reverse frequency characteristics, and the output of the digital LPF circuit 60 and the output of A/D converter 56.

[0008]

[Problem(s) to be Solved by the Invention] However, a problem which is described below arises with the above-mentioned conventional configuration.

[0009] First, actuation of the above-mentioned data regenerative apparatus is explained. In addition, the above-mentioned data regenerative apparatus shall reproduce the regenerative signal of a record pattern (it is the repeat pattern of "1110" till time of day t10 after the repeat pattern of "111000", and time of day t10) as shown in drawing 17 (a).

[0010] If high region filtering is carried out in the HPF circuit 54 through the regenerative signal shown in drawing 17 (a), it will become the signal with which the low-pass component which a record pattern has henceforth [ the time of day t10 as shown in drawing 17 (b) ] was lost. In this case, since the expected value and the observation sampled value in Viterbi decoding stop suiting henceforth [ time of day t10 ], the way things stand, a having already explained passage cannot perform Viterbi decoding normally.

[0011] Then, although the above-mentioned data regenerative apparatus took out the low-pass component from the decode data of the Viterbi decoder 58 and it has returned to the regenerative signal, since fixed sample delay \*\*\*\*\* of these decode data is carried out, they become that in which the return signal added to a regenerative signal was also fixed time. That is, the signal which is added with an adder 61 and inputted into a PRML detection system (the digital equalizer 57 and Viterbi decoder 58) does not turn into a signal with which the

low-pass component of which the regenerative signal was lost was compensated appropriately, the exact Viterbi recovery becomes impossible, therefore a return signal also becomes unusual. Furthermore, it will lapse into the feedback abnormal condition to which the regenerative signal compensated with the unusual return signal will also be unusual, and the error spreads it.

[0012] Drawing 17 (c) thru/or drawing 17 (e) show the return signal, the signal inputted into a PRML detection system, and the decode pattern, respectively. Since a return signal begins to increase from t11 which was overdue from t10 fixed time, the lost low-pass component is not compensated to t11, but is small from the level which also actually needs this return signal. The signal inputted as a result, for example, a PRML detection system, was also accidentally shifted to the minus side, the decode error to which the repeat pattern of "1110" turns into a repeat pattern of "1100" is caused, and, finally the return signal has become 0.

[0013] Although what is necessary is just to shorten the path length which outputs data from the Viterbi decoder 58 in order to solve such a problem, as stated above, when path length is shortened, there is a problem that the error rate of decode data will worsen.

[0014] Moreover, if it lapses into a feedback abnormal condition taking advantage of disturbance, such as amplitude fluctuation of a regenerative signal, the problem that there is a danger that a return signal will be stabilized in an abnormal condition and will cause a burst error will also be produced.

[0015] It was made in order that this invention might solve the above-mentioned trouble, and the purpose is to offer the data regenerative apparatus which can extract the lost low-pass component from the binarization data obtained as an output of the Viterbi decoder, can return to a regenerative signal, and can carry out data detection correctly at the same time it obtains the decode data of a good error rate with a PRML detection method.

[0016]

[Means for Solving the Problem] With a PRML method, after carrying out partial response waveform equalization of the regenerative signal, in order to carry out maximum likelihood decoding and to solve the above-mentioned technical problem by Viterbi decoding, the data regenerative apparatus of claim 1 It has frequency characteristics with reverse 1st filter means which cuts the low-pass component of a regenerative signal and filter means of the above 1st. The 2nd filter means which extracts the low-pass component of the regenerative signal omitted by the filter means of the above 1st from the data for feedback outputted from a Viterbi decoding means, While carrying out Viterbi decoding of the signal which adds the signal outputted from the filter means of the above 1st, and the signal outputted from the 2nd filter means, and is acquired It has a Viterbi decoding means to output decode data and the data for feedback, and the above-mentioned Viterbi decoding means is characterized by outputting the data for feedback by path length shorter than the path length which outputs decode data.

[0017] According to the above-mentioned configuration, in order that the regenerative signal read from a record medium (for example, optical disk) may cut DC offset component at the time of being amplified with amplifier, a low-pass component is cut by the 1st filter means. If the low-pass component is contained in the data of the above-mentioned regenerative signal at this time, since this will also be cut into coincidence, the low-pass component of the regenerative signal omitted by the filter means of the above 1st is extracted from the data for feedback outputted from a Viterbi decoding means by the 2nd filter means, and this is added to the signal outputted from the filter means of the above 1st. The above-mentioned Viterbi decoding means carries out Viterbi decoding of the signal which adds the signal outputted from the filter means of the above 1st, and the signal outputted from the 2nd filter means, and is acquired, and outputs the decode data and the data for feedback which were obtained. It becomes possible to shorten the time delay over the entry-of-data regenerative signal for feedback, and to perform exact reduction compensation to coincidence, realizing the good error rate of decode data, since the data for feedback are outputted by path length shorter than the path length to which the above-mentioned Viterbi decoding means outputs decode data at this time without spoiling the capacity of original PRML detection.

[0018] The data regenerative apparatus of claim 2 is characterized by having the path length control means to which the path length which outputs the above-mentioned data for feedback is changed from the above-mentioned Viterbi decoding means according to the coding method of the above-mentioned regenerative signal in addition to the configuration of claim 1.

[0019] By the above-mentioned configuration, since the above-mentioned path length control means changes the path length which outputs the data for feedback from a Viterbi decoding means according to the coding method of a regenerative signal, it can make a time delay suitable die length according to each coding method, and can compensate a more exact low-pass component.

[0020] the data regenerative apparatus of claim 3 -- the configuration of claims 1 or 2 -- in addition, DSV which detects this when the DSV value of the above-mentioned decode data is calculated serially and this DSV value exceeds the predetermined value set up beforehand -- counting -- with a means the amount control means of signals which controls the amount of output signals of the filter means of the above 2nd -- having -- the above-mentioned amount control means of signals -- Above DSV -- counting -- the means is characterized by changing the amount of output signals of the 2nd filter means, when a DSV value detects having exceeded the predetermined value.

[0021] the above-mentioned configuration -- Above DSV -- counting -- if it is detected by the means that the DSV value exceeded the predetermined value, the above-mentioned amount control means of signals will change the amount of output signals of the 2nd filter means. Thereby, when a return signal will be in an abnormal condition by causes, such as disturbance, before it detects this abnormal condition from change of DSV of decode data and the amount of feedback becomes large without a brake based on this detection, it can return to a proper amount and the return from an abnormal condition can be realized.

[0022] In addition to the configuration of claims 1 or 2, the data regenerative apparatus of claim 4 supervises serially whether the above-mentioned decode data have agreed to the pattern of a coding method. A sign pattern monitor means to detect this when these decode data do not agree to the pattern of a coding method, It has the amount control means of signals which controls the amount of output signals of the filter means of the above 2nd. The above-mentioned amount control means of signals The above-mentioned sign pattern monitor means is characterized by changing the amount of output signals of the 2nd filter means, when decode data detect having not agreed to the pattern of a coding method.

[0023] If it is detected by the above-mentioned configuration that decode data did not agree to the pattern of a coding method with the above-mentioned sign pattern monitor means, by it, the above-mentioned amount control means of signals will change the amount of output signals of the 2nd filter means. Thereby, when a return signal will be in an abnormal condition by causes, such as disturbance, since decode data stop agreeing to the pattern of a coding method, before it detects this abnormal condition and the amount of feedback becomes large without a brake based on this detection, it can return to a proper amount and the return from an abnormal condition can be realized.

[0024]



## [Embodiment of the Invention]

(Gestalt 1 of operation) It will be as follows if one gestalt of operation of this invention is explained based on drawing 1 thru/or drawing 8.

[0025] The data regenerative apparatus concerning the gestalt of this operation illustrates the case where this invention is applied to the regenerative apparatus of an optical disk. The above-mentioned data regenerative apparatus As shown in drawing 1 As an optical disk 1, the optical head 2, RF amplifier 3, and 1st filter means As the \*\* HPF (High Pass Filter) circuit 4, the AGC (Auto Gain Control) circuit 5, the A/D (Analog/Digital) transducer 6, the digital equalizer 7, and a Viterbi decoding means It consists of the \*\* Viterbi decoder 8, the clock extract section 9, an LPF (Low Pass Filter) circuit 10 as 2nd filter means, and an adder 11.

[0026] The data regenerative apparatus of the above-mentioned configuration reads the digital data recorded on the optical disk 1 with the optical head 2, and after it gives the analog regenerative signal to RF amplifier 3 and it amplifies it here, it lets it pass in the HPF circuit 4 which cuts DC offset component of the output of RF amplifier 3. AGC circuit 5 which removes the amplitude fluctuation by reflection factor fluctuation of an optical disk etc. lets the output signal of the HPF circuit 4 pass, and the output signal of AGC circuit 5 is changed into a digital signal from an analog signal by A/D converter 6. Identification of the output signal of A/D converter 6 is carried out to PR (1, 2, 1) property with the digital equalizer 7, with the Viterbi decoder 8, Viterbi decoding of the output signal of the digital equalizer 7 is carried out, and it is outputted as binarization data.

[0027] Moreover, the regenerative signal amplified by RF amplifier 3 is inputted also into the clock extract section 9 constituted by the PLL (Phase Locked Loop) circuit etc., and the clock signal of the bit period which carried out phase simulation to this regenerative signal is outputted. This clock signal is inputted into A/D converter 6, and this A/D converter 6 performs conversion to a digital signal from an analog signal to this timing.

[0028] Moreover, the above-mentioned Viterbi decoder 8 carries out the one-channel bit output of the data D1 and the decode data D2 for generating a return signal for every clock, and this Viterbi decoder 8 consists of the ACS (Add Compare Select) circuit section 12 and the data decode section 13, as shown in drawing 2.

[0029] The above-mentioned ACS circuit-12 consists of [ -- / branch metric computing-element 12a thru/or 12e, and / 12f / of adders / -- / 12g / of comparators ] register 12i-- with 12h [ of selectors ] --, as shown in drawing 3.

[0030] Above-mentioned branch metric computing-element 12a thru/or 12e are an input value X and the wave-level expected value I0. Or I4 It calculates and outputs each receiving branch metric (relative value of the Euclidean distance between an input value and each expected value). in addition, an above-mentioned branch metric value is given by the formula of  $2X$  and  $\ln\ln 2$  (however branch metric computing-element 12a thru/or 12e boiling the value of n, respectively, and it receiving 0 thru/or 4 application), respectively. 12g [ of comparators ] -- outputs "1" from an output Y at the time of the input  $A > \text{input B}$ , and outputs "0" at the time of the input  $A \leq \text{input B}$ . Selector 12e-- outputs the value of Input A from an output Y, when Input S is "1", and when Input S is "0", it outputs the value of Input B.

[0031] This ACS circuit 12 adds calculated branch metric and pass metric (branch metric sum of each state transition which constitutes survival pass) of the survival pass of the past currently held at register 12i-- by 12f [ of adders ] --, and calculates pass metric of each branch. Next, an each pass metric comparison is performed by 12g [ of comparators ] --, it survives by 12h [ of selectors ] -- corresponding to a comparison result, and pass metric of pass is chosen. Pass metric chosen by 12h [ of the above-mentioned selectors ] -- is saved at register 12i--, survives in the case of the next operation, and is used as pass metric of pass. Moreover, the output of 12g of comparators is the pass selection signal Sa, Sb, Sc, and Sd, respectively. It carries out, and it is outputted and is inputted into the data decode section 13.

[0032] Next, the detail of the data decode section 13 is explained using drawing 4.

[0033] The data decode section 13 is the pass selection signal Sa. Or Sd It is constituted by the shift register to which selector 131a which considers as Input S and chooses data 131d and 132a 132d and 133a 133d and 134a thru/or 134d, and register 135a 135d and 136a 136d and 137a 137d and 138a thru/or 138d were connected. Here, selector 131a 131d and 132a 132d and 133a 133d and 134a thru/or 134d output the value of Input A from an output Y, when Input S is "1", and when Input S is "0", it outputs the value of Input B.

[0034] The direction where this shift register is shifted by the pass selection signal Sa, Sb, Sc, and Sd as mentioned above is decided. Therefore, in the first rank of a shift register, it survives, and a decode result will be chosen by what kind of state transition pass was, and the decode result of the surviving pass will be copied after the next step. In selector 131a of the first rank of this shift register thru/or 131d, "0" is inputted into Selectors 131a and 131c for input A-B, and "1" is inputted into Selectors 131b and 131d for input A-B. However, if the number of stages of the above-mentioned shift register, i.e., path length, is lengthened to some extent (to for example, 20 steps), the value of four registers of the last stage will be converged on the same value. That is, if gone back in the past, four survival pass will be converged on one pass. Therefore, the output of the register of arbitration is outputted as decode data D2 138a of the last stage thru/or out of a 138d register.

[0035] The output of the register of arbitration is outputted as data D1 for feedback out of the 10th step of 137a thru/or the 137d register which, on the other hand, serves as path length shorter than the path length which outputs the decode data D2. Since path length is short, the data D1 for feedback are outputted by the time delay shorter than the decode data D2. However, the data D1 for feedback are enough as a source of generation of the signal for feedback, although an error rate worsens rather than the decode data D2 since it may happen also when survival pass has not converged on one pass yet.

[0036] Then, the example of the data regenerative apparatus concerning the gestalt of this operation of operation is explained below.

[0037] If the digital equalizer 7 consists of a transversal filter and equalizes a 1-bit isolated playback wave with this digital equalizer 7, it will serve as a wave like drawing 5 ideally. 2 and its both sides are served as to 1, and, as for the gain for every (spacing for 1 bit shown by the arrow head of drawing 5) wave-like sampling point of this, others serve as [ the center of a wave ] the so-called PR (1, 2, 1) property of 0. Therefore, if the regenerative signal of the data recorded continuously is equalized, the wave which shifted the identification wave of an isolated playback wave for every sampling point will add, and it will become doubling, and will become an eye pattern as shown in drawing 6.

[0038] It is expected that the wave-level value for every sampling point will be ideally set to five level, I0, I1, I2, I3, and I4 (however,  $I1-I0 = I2-I1 = I3-I2 = I4-I3$ ). In this case, the relation between the record data which can be set, and the expected value of a wave-level value becomes a trellis diagram as shown in drawing 7. The suffix which the arrow head expressed transition of a condition in drawing 7, and sandwiched "/" is record data corresponding to the state transition in 0 or 1 on the left-hand side of "/". It is the expected value (I0, I1, I2, I3, or I4) of the wave-level value which the signal with which identification of the right of "/" was carried out to PR (1, 2, 1) property ideal

when a state transition occurs should take.

[0039] Viterbi decoding of the data by which identification was carried out to PR (1, 2, 1) property with the digital equalizer 7 is inputted and carried out to the Viterbi decoder 8. Viterbi decoding actuation is performed according to the trellis diagram of drawing 7, and the Euclidean distance of the expected value of each pass and the observation sampled value in a sampling point is computed, the total of Euclidean distance to the input wave of a before [ 1 clock corresponding to it ] is added, and it asks for the total for every pass, and between two pass used as the input to each condition, total of Euclidean distance survives the smaller one and leaves as pass.

[0040] Finally at this time, one pass exists in four conditions (condition of S00, S10, S01, and S11 shown in drawing 7), respectively. Total of Euclidean distance considers small pass as the probable pass with these four survival pass, that pass of a series of is gone back before a fixed sample, pass is determined, and it asks for decode data from that pass. It survives and total of the Euclidean distance of pass is used for calculation of total of the Euclidean distance in the following sampling point computed here. Data decode is performed by repeating this actuation for every sample. Therefore, fixed sample delay \*\*\*\*\* of the decode data is carried out. An error rate with a good way with until [ to this measurement size (path length) / to some extent much (long) ] is obtained.

[0041] Drawing 8 (a) thru/or drawing 8 (d) are the mimetic diagrams of the signal wave form for explaining actuation of the above-mentioned data regenerative apparatus when recording a pattern with a low-pass component. In addition, although it is the signal which consists of digital value in practice about drawing 8 (c) and drawing 8 (d), the expression (as [ performed / virtually / D/A conversion ]) which it dared have regarded to the analog wave is carried out on account of explanation.

[0042] If high region filtering is carried out in the HPF circuit 4 through the regenerative signal of a record pattern (it is the repeat pattern of "1110" till time of day t1 after the repeat pattern of "111000", and time of day t1) as shown in drawing 8 (a), it will become the signal with which the low-pass component which a record pattern has henceforth [ the time of day t1 as shown in drawing 8 (b) ] was lost. In this case, since the expected value and the observation sampled value in Viterbi decoding stop suiting henceforth [ time of day t1 ], the way things stand, Viterbi decoding cannot be performed normally.

[0043] On the other hand, since the data D1 outputted from the Viterbi decoder 8 are reproducing the record pattern almost correctly, the signal (shown in drawing 8 (c)) which lets this signal pass in the digital LPF circuit 10 with frequency characteristics contrary to the above-mentioned HPF circuit 4, and is acquired becomes a thing very near the low-pass component lost by the signal of drawing 8 (b). Therefore, since the signal (shown in drawing 8 (d)) which added the regenerative signal (output signal of A/D converter 6) and the output signal (return signal) of the digital LPF circuit 10 with the adder 11 turns into a regenerative signal with which the lost low-pass component was compensated, expected value and its observation sampled value suit, and it can perform Viterbi decoding normally. In addition, although only a few is delayed to an input regenerative signal, if this time delay of a return signal is short, it will not lapse into a feedback abnormal condition.

[0044] Thus, the data regenerative apparatus concerning the gestalt of this operation Since the path length to which it is made for the Viterbi decoder 8 to output separately the data D1 for feedback and the decode data D2, and it outputs data D1 further is made shorter than the path length which outputs data D2 It makes it possible to shorten the time delay over the input regenerative signal of a return signal, and to perform exact low-pass compensation to coincidence, realizing an error rate good [ without spoiling the capacity of original PRML detection ].

[0045] (Gestalt 2 of operation) It will be as follows if other gestalten of operation of this invention are explained based on drawing 9 and drawing 10.

[0046] The descriptions of the low-pass component contained in a playback pattern by the coding method of decode data differ, namely, since the permissible time delays of a return signal differ, according to the description of the low-pass component of the coding method of decode data, path length can also be changed by considering as a configuration equipped with the path length control means to which the path length which outputs the data for feedback in the Viterbi decoder is changed.

[0047] The configuration of some data regenerative apparatus in case two kinds, RLL and EFMplus, may be inputted as a coding method (1 7) of decode data is shown in drawing 9. Since it is the same as that of the gestalt 1 of the above-mentioned implementation, the configuration from an optical disk 1 to A/D converter 6 is omitted. Moreover, in drawing 9, it has the same composition as an adder 11, the digital equalizer 7, and the data regenerative apparatus that also shows the LPF circuit 10 to drawing 1. The data regenerative apparatus concerning the gestalt of this operation In addition, two data D1 for feedback a from which the path length outputted differs and D1b (path length of path length > D1b of D1a), It has the Viterbi decoder 14 which outputs the decode data D2, the switching circuit 15 which chooses and outputs one side of data D1a for feedback, and D1b, and the processor 16 which specifies which shall be chosen between D1a and D1b to a switching circuit 15. In addition, the path length control means given in a claim is constituted by the above-mentioned switching circuit 15 and the processor 16.

[0048] Although the Viterbi decoder 14 consists of the ACS circuit section and the data decode section like the Viterbi decoder 8, the ACS circuit section of it is easy to be the same as that of the thing of the Viterbi decoder 8. The configuration of the above-mentioned data decode section is shown in drawing 10. About data decode actuation and the component of this data decode section, since it is the same as that of the data decode section 13, explanation is omitted.

[0049] The difference with the above-mentioned data decode section shown in drawing 10, and the data decode section 13 with which the Viterbi decoder 8 is equipped It is the point that two, D1a and D1b, are outputted as data for feedback. The number of stages of the register which outputs these is changed, for example, from the 10th step of register, similarly, data D1a is outputting from the 15th step of register, and data D1b for feedback can output the data for feedback with two kinds of path length.

[0050] When the coding method of decode data is RLL (1 7), a processor 16 controls a switching circuit 15 so that D1a is chosen in D1b in EFMplus. Since whenever [ increment / in the absolute value of a DSV value ] is large compared with the pattern with which the pattern with which this contains most low-pass components in RLL (1 7) contains most low-pass components in EFMplus, the time delay of a permissible return signal is because the RLL (1 7) is shorter.

[0051] In addition, the above-mentioned DSV value is calculated by it setting "0" to -1 about the playback data within a predetermined period, setting "1" as +1, and adding the above-mentioned value in each bit within this period. Although the above-mentioned DSV value shows about 0 value at the time of normal playback, if it lapses into a feedback abnormal condition and the level of playback data falls, the absolute value will increase it.

[0052] As mentioned above, since the data regenerative apparatus concerning the gestalt of this operation can make a time delay suitable die length according to each coding method by changing the path length which outputs the data for feedback with the coding method of decode data, it can compensate a low-pass component more correctly.



[0053] (Gestalt 3 of operation) One gestalt of other operations of this invention is explained using drawing 11 thru/or drawing 13.

[0054] Although drawing 11 is the block diagram showing some data regenerative apparatus concerning the gestalt of this operation, since it is the same as that of the gestalt 1 of the above-mentioned implementation, the configuration from an optical disk 1 to A/D converter 6 is omitted. Moreover, in drawing 11, the adder 11, the digital equalizer 7, the Viterbi decoder 8, and the LPF circuit 10 also have the same configuration as the gestalt 1 of the above-mentioned implementation. It has the digital comparator 19 which judges whether the data regenerative apparatus concerning the gestalt of this operation has the input (DSV value) from an updown counter 18 and an updown counter 18 which carries out counting of the DSV value of the amount control circuit 17 of feedback as an amount control means of signals which controls the amount of outputs of LPF10 in addition to this, and the decode data D2 in the predetermined range. In addition, DSV given in a claim -- counting -- the means is constituted by the above-mentioned updown counter 18 and the digital comparator 19.

[0055] Actuation of the above-mentioned data regenerative apparatus is explained. An updown counter 18 inputs the decode data D2, and outputs the DSV value which carried out counting of the DSV value from before the assignment channel number of bits of D2, and carried out counting to a digital comparator 19. A digital comparator 19 compares the inputted DSV value with a predetermined reference value, and when this DSV value deviates from the predetermined range, it outputs the abnormality signal in DSV to the amount control circuit 17 of feedback. It controls so that only the above-mentioned predetermined channel number of bits resets the amount of return signals as a front value at the last time, i.e., predetermined clock time amount, and only the above-mentioned predetermined clock time amount holds the value, when the amount control circuit 17 of feedback receives the abnormality signal in DSV from a digital comparator 19.

[0056] With the gestalt of this operation, a RLL sign is assumed as a coding method (1 7) of decode data. In this case, by setting 9 and the above-mentioned predetermined range to \*7 for the above-mentioned predetermined channel number of bits which carries out counting of the DSV value, it is over constraint of the longest run length, namely, that an unusual return signal is beginning to return can judge it easily.

[0057] The detailed block diagram of the amount control circuit 17 of feedback is shown in drawing 12. Supposing the return signal inputted from LPF10 is the digital data which is 8 bits, as shown in drawing 12, the above-mentioned amount control circuit 17 of feedback consists of nine 8 bit-shift register 17a thru/17i, and output change-over machine 17j. For every bit, the return signal from LPF10 is distributed to shift register 17a thru/17i, and is memorized. Since the data of a shift register are shifted to the following shift register whenever a return signal is memorized by one clock, the data of a before [ 8 clocks ] will be memorized by this (the data in front of 8 bits to shift register 17i with the oldest newest data are memorized by shift register 17a).

[0058] the newest data with which output change-over machine 17j is usually memorized by shift register 17a -- switch 17k -- minding -- an adder 11 -- outputting (switch 17k the a side of drawing 12) -- if the abnormality signal in DSV is inputted from a digital comparator 19, switch 17k will be switched to the b side so that the oldest data memorized by shift register 17i from the time may be outputted to an adder 11. Furthermore, in the case of the latter, by controlling switch 17l -- so that data are not shifted from period [ of 9 clock time amount ], and shift register 17h to shift register 17i after the abnormality signal in DSV is inputted, only the period of 9 clock time amount is held and the oldest data are outputted to an adder 11. After carrying out 9 clock time amount maintenance, switch 17k and a switch of switch 17l are performed so that the data of shift register 17a may be again outputted to an adder 11 and data may be shifted from shift register 17h to shift register 17i.

[0059] Next, an example is shown. Drawing 13 shows the signal which a low-pass component is compensated in the gestalt of this operation, and is inputted into the digital equalizer 7. The return signal became unusual according to causes, such as a noise, at the time of t2, and the big signal has returned from the proper value. If the observation sampled value shifts from expected value soon and the output of the Viterbi decoder comes to incline toward 1, the DSV value for the nine-channel bit by which counting is carried out by the updown counter 18 will become large gradually. And if the above-mentioned DSV value exceeds the predetermined range 7 at the time of t3, since the amount control circuit 17 of signals will return the amount of output signals of LPF10 to the value in front of 9 clocks, before the amount of feedback becomes large without a brake, it will return to a proper amount.

[0060] As mentioned above, when a return signal will be in an abnormal condition by causes, such as disturbance, before it can detect this abnormal condition from the DSV value change of decode data and the amount of feedback becomes large without a brake based on this detection, the data regenerative apparatus concerning the gestalt of this operation can be returned to a proper amount, and can realize the return from an abnormal condition.

[0061] In addition, although the data for feedback which the data regenerative apparatus concerning the gestalt of this operation outputs support one kind of path length, as shown in the gestalt 2 of operation, they are good also as a configuration which outputs the data for feedback as data for feedback corresponding to two or more kinds of path length.

[0062] (Gestalt 4 of operation) One gestalt of other operations of this invention is explained using drawing 14.

[0063] Although it detects that the data regenerative apparatus concerning the gestalt 3 of the above-mentioned implementation has a return signal in an abnormal condition from the DSV value change of the decode data D2 and the amount of output signals of LPF10 is controlled by the amount control circuit 17 of feedback The data regenerative apparatus concerning the gestalt of this operation instead of an updown counter 18 and a digital comparator 19 It is judged that a return signal is in an abnormal condition when it had a sign pattern monitor means to supervise serially whether the decode data D2 have agreed to the pattern of a coding method and the decode data D2 stopped agreeing to a sign pattern. He is trying to return the amount of output signals of LPF10 to the value in front of an abnormal condition.

[0064] The configuration of some data regenerative apparatus in this case is shown in drawing 14. Since it is the same as that of the data regenerative apparatus concerning the gestalt 1 of operation, the configuration from an optical disk 1 to A/D converter 6 is omitted. In drawing 14, it is the same configuration as the data regenerative apparatus which an adder 11, the digital equalizer 7, the Viterbi decoder 8, the LPF circuit 10, and the amount control circuit 17 of feedback also require for the gestalt 1 of operation. In addition to this, the data regenerative apparatus concerning the gestalt of this operation has the RLL (1 7) decoder 20 as a sign pattern monitor means to decode the data encoded by RLL (1 7).

[0065] The decode data D2 outputted from the Viterbi decoder 8 are inputted, the RLL (1 7) decode of this is carried out, the above-mentioned (1 7) RLL decoder 20 cannot be decoded, namely, when the pattern which does not agree to a sign pattern is inputted, judges that a regenerative signal is in an abnormal condition, and outputs a coding rule deviation signal. Actuation of the amount control circuit 17 of feedback when receiving a coding rule deviation signal is the same as the actuation when receiving the abnormality signal in DSV in the amount control circuit 17 of feedback of the data regenerative apparatus concerning the gestalt 3 of the above-mentioned implementation.

[0066] As mentioned above, since decode data stop agreeing to the pattern of a coding method when a return signal will be in an abnormal condition by causes, such as disturbance, before it can detect this abnormal condition and the amount of feedback becomes large without a brake based on this detection, the data regenerative apparatus concerning the gestalt of this operation can be returned to a proper amount, and can realize the return from an abnormal condition.

[0067] In addition, although the data for feedback which the data regenerative apparatus concerning the gestalt of this operation outputs support one kind of path length, as shown in the gestalt 2 of operation, they are good also as a configuration which outputs the data for feedback as data for feedback corresponding to two or more kinds of path length.

[0068] Moreover, in the gestalt of each above-mentioned implementation, although digital one LPF and a digital adder were used for generation of a return signal, and addition, respectively, after carrying out D/A conversion of the output of the Viterbi decoder, Analog LPF and an analog adder may be used, respectively.

[0069] Furthermore, in the gestalt of each above-mentioned implementation, although the example carried out using PR(1, 2, 1) ML as a PRML detection method explained, even if it is not limited to this and uses other PRML detection methods, it is clear that the effectiveness of this invention is acquired.

[0070] Furthermore, in the gestalt of each above-mentioned implementation, although the case where it applied to an optical disk regenerative apparatus was explained, even if it applies to the communication system which cannot be transmitted and magnetic-recording reversion system of a dc component, it is clear that the effectiveness of this invention is acquired.

[0071]

[Effect of the Invention] 1st filter means by which the data regenerative apparatus of invention of claim 1 cuts the low-pass component of a regenerative signal as mentioned above, The 2nd filter means which extracts the low-pass component of the regenerative signal omitted by the filter means of the above 1st from the data for feedback which have frequency characteristics contrary to the filter means of the above 1st, and are outputted from a Viterbi decoding means, While carrying out Viterbi decoding of the signal which adds the signal outputted from the filter means of the above 1st, and the signal outputted from the 2nd filter means, and is acquired Having a Viterbi decoding means to output decode data and the data for feedback, the above-mentioned Viterbi decoding means is a configuration which outputs the data for feedback by path length shorter than the path length which outputs decode data.

[0072] So, the above-mentioned Viterbi decoding means outputs the data for feedback for compensating the low-pass component of the data cut by the 1st filter means apart from decode data. By considering as a configuration shorter than the path length to which the path length which outputs the data for feedback outputs decode data The effectiveness that the time delay over the input regenerative signal of a return signal can be shortened, and exact reduction compensation can be performed to coincidence is done so, realizing the good error rate of decode data without spoiling the capacity of original PRML detection.

[0073] The data regenerative apparatus of invention of claim 2 is a configuration equipped with the path length control means to which the path length which outputs the above-mentioned data for feedback is changed from the above-mentioned Viterbi decoding means as mentioned above according to the coding method of the above-mentioned regenerative signal in addition to the configuration of claim 1.

[0074] So, since a time delay can be made into suitable die length according to each coding method by changing the path length which outputs the data for feedback with the coding method of decode data in addition to the effectiveness by the configuration of claim 1, the effectiveness that a low-pass component can be compensated more correctly is done.

[0075] the data regenerative apparatus of invention of claim 3 -- above -- the configuration of claims 1 or 2 -- in addition, DSV which detects this when the DSV value of the above-mentioned decode data is calculated serially and this DSV value exceeds the predetermined value set up beforehand -- counting -- with a means the amount control means of signals which controls the amount of output signals of the filter means of the above 2nd -- having -- the above-mentioned amount control means of signals -- Above DSV -- counting -- a means is the configuration that it changes the amount of output signals of the 2nd filter means when a DSV value detects having exceeded the predetermined value.

[0076] So, by detecting this abnormal condition from change of DSV of decode data, when a return signal will be in an abnormal condition by causes, such as disturbance, in addition to the effectiveness by the configuration of claims 1 or 2, before the amount of feedback becomes large without a brake, the effectiveness that it can return to a proper amount and the return from an abnormal condition can be realized is done.

[0077] The data regenerative apparatus of invention of claim 4 is added to the configuration of claims 1 or 2 as mentioned above. A sign pattern monitor means to detect this when it supervises serially whether the above-mentioned decode data have agreed to the pattern of a coding method and these decode data do not agree it to the pattern of a coding method, It has the amount control means of signals which controls the amount of output signals of the filter means of the above 2nd, and the above-mentioned sign pattern monitor means is the configuration of changing the amount of output signals of the 2nd filter means when it detects, as for the above-mentioned amount control means of signals, decode data having not agreed to the pattern of a coding method.

[0078] So, when a return signal will be in an abnormal condition by causes, such as disturbance, in addition to the effectiveness by the configuration of claims 1 or 2, since decode data stop agreeing to the pattern of a coding method, before the amount of feedback becomes large without a brake by detecting this abnormal condition, the effectiveness that it can return to a proper amount and the return from an abnormal condition can be realized is done.

---

[Translation done.]



## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DESCRIPTION OF DRAWINGS

## [Brief Description of the Drawings]

[Drawing 1] It is the block diagram in which showing 1 operation gestalt of this invention, and showing the configuration of a data regenerative apparatus.

[Drawing 2] It is the block diagram showing the configuration of the Viterbi decoder of the above-mentioned data regenerative apparatus.

[Drawing 3] It is the circuit diagram showing the configuration of the ACS circuit section of the above-mentioned Viterbi decoder.

[Drawing 4] It is the circuit diagram showing the configuration of the data decode section of the above-mentioned Viterbi decoder.

[Drawing 5] It is the explanatory view showing the wave which equalized the 1-bit isolated playback wave in PR (1, 2, 1) property.

[Drawing 6] It is the explanatory view showing the eye pattern of a playback wave of each mark equalized in PR (1, 2, 1) property.

[Drawing 7] It is a trellis diagram showing actuation of the Viterbi decoder in PR(1, 2, 1) ML detection method.

[Drawing 8] It is the timing chart which shows each signal wave form in actuation of the data regenerative apparatus shown in drawing 1.

[Drawing 9] It is the block diagram showing a part of configuration of the data regenerative apparatus in which other operation gestalten of this invention are shown.

[Drawing 10] It is the circuit diagram showing the configuration of the data decode section of the above-mentioned data regenerative apparatus.

[Drawing 11] It is the block diagram showing a part of configuration of the data regenerative apparatus in which the operation gestalt of further others of this invention is shown.

[Drawing 12] It is the circuit diagram showing the configuration of the amount control circuit of feedback of the above-mentioned data regenerative apparatus.

[Drawing 13] It is the explanatory view showing the output signal wave of the adder in actuation of the above-mentioned data regenerative apparatus.

[Drawing 14] It is the block diagram showing a part of configuration of the data regenerative apparatus in which the operation gestalt of further others of this invention is shown.

[Drawing 15] It is the block diagram showing the configuration of the conventional data regenerative apparatus.

[Drawing 16] It is the block diagram showing the configuration of the conventional data regenerative apparatus which applied the quantizing feedback method.

[Drawing 17] It is the timing chart which shows each signal wave form in actuation of the conventional data regenerative apparatus which applied the quantizing feedback method.

## [Description of Notations]

4 HPF Circuit (1st Filter Means)

7 Digital Equalizer

8 Viterbi Decoder (Viterbi Decoding Means)

10 LPF Circuit (2nd Filter Means)

15 Switching Circuit (Path Length Control Means)

16 Processor (Path Length Control Means)

17 The Amount Control Circuit of Feedback (the Amount Control Means of Signals)

18 Updown Counter (DSV Counting Means)

19 Digital Comparator (DSV Counting Means)

20 1, 7RLL Decoder (Sign Pattern Monitor Means)

[Translation done.]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-120702

(43)公開日 平成11年(1999) 4月30日

(51)IntCl.<sup>5</sup>

識別記号

F I

G 1 1 B 20/10

3 2 1

G 1 1 B 20/10

3 2 1 A

20/14

3 4 1

20/14

3 4 1 B

20/18

5 3 4

20/18

5 3 4 A

5 7 0

5 7 0 F

5 7 2

5 7 2 C

審査請求 未請求 請求項の数4 O L (全 13 頁) 最終頁に続く

(21)出願番号 特願平9-282315

(22)出願日 平成9年(1997)10月15日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 奥村 哲也

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72)発明者 藤 寛

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72)発明者 藤原 恒夫

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

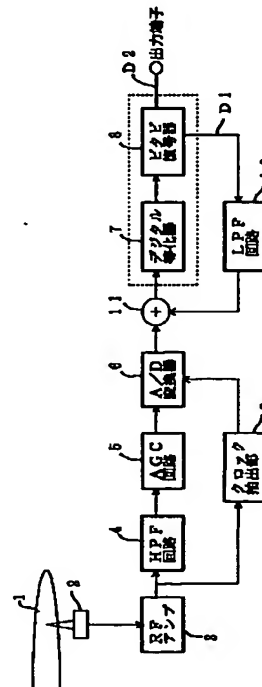
(74)代理人 弁理士 原 謙三

(54)【発明の名称】 データ再生装置

(57)【要約】

【課題】 PRML検出方式によって良好なエラーレート  
の復号データを得ると同時に、ビタビ復号器の出力と  
して得られる二値化データから、失われた低域成分を抽  
出して再生信号に帰還して正確にデータ検出することが  
できるデータ再生装置を提供する。

【解決手段】 HPF回路4により低域成分がカットさ  
れた再生信号に、ビタビ復号器8から出力される帰還用  
データD1からLPF回路10によって抽出される信号  
を加算し、これをビタビ復号器8で復号して、復号デ  
ータD2および帰還用データD1を出力する。上記帰還用  
データD1を出力するパス長は、上記復号データD2を  
出力するパス長よりも短く設定される。



## 【特許請求の範囲】

【請求項1】PRML方式により、再生信号をパーシャルレスポンス波形等化した後、ビタビ復号によって最尤復号するデータ再生装置において、

再生信号の低域成分をカットする第1のフィルタ手段と、

上記第1のフィルタ手段とは逆の周波数特性を有し、ビタビ復号手段から出力される帰還用データから、上記第1のフィルタ手段によりカットされた再生信号の低域成分を抽出する第2のフィルタ手段と、

上記第1のフィルタ手段より出力される信号と、第2のフィルタ手段より出力される信号とを加算して得られる信号をビタビ復号すると共に、復号データと帰還用データとを出力するビタビ復号手段とを備え、

上記ビタビ復号手段は、復号データを出力するバス長より短いバス長で帰還用データを出力することを特徴とするデータ再生装置。

【請求項2】上記ビタビ復号手段から上記帰還用データを出力するバス長を上記再生信号の符号化方式に応じて変化させるバス長制御手段を備えていることを特徴とする請求項1記載のデータ再生装置。

【請求項3】上記復号データのDSV (Digital Sum Variation) 値を逐次求め、該DSV値が予め設定された所定値を超えた時に、これを検出するDSV計数手段と、上記第2のフィルタ手段の出力信号量を制御する信号量制御手段とを備え、

上記信号量制御手段は、上記DSV計数手段がDSV値が所定値を超えたことを検出した時点で、第2のフィルタ手段の出力信号量を変化させることを特徴とする請求項1または2記載のデータ再生装置。

【請求項4】上記復号データが符号化方式のパターンに合致しているかを逐次監視し、該復号データが符号化方式のパターンに合致しなかった時に、これを検出する符号パターン監視手段と、

上記第2のフィルタ手段の出力信号量を制御する信号量制御手段とを備え、

上記信号量制御手段は、上記符号パターン監視手段が復号データが符号化方式のパターンに合致しなかったことを検出した時点で、第2のフィルタ手段の出力信号量を変化させることを特徴とする請求項1または2記載のデータ再生装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、再生信号をパーシャルレスポンス波形等化した後、ビタビ復号によって最尤復号するPRML方式のデータ再生装置に関するものである。

## 【0002】

【従来の技術】従来、光ディスク等に記録されたデジタルデータを再生するデータ再生装置において、高密度記

録されたデータのデータ誤り率を小さくするために、再生信号にパーシャルレスポンス等化を施し、ビタビ復号により最尤復号するPRML (Partial Response Maximum Likelihood) 検出方式が提案されており、雑誌『日経エレクトロニクス』(1994年1月17日 No. 599 P. 71~97)でも紹介されている。例えば、特開平6-243598号公報に示されているように、光ディスクからの再生信号をPR (1, 2, 1) 特性に等化し、ビタビ復号器によって最も確からしいデータに復号するものである。

【0003】図15は上記データ再生装置を説明する図である。上記データ再生装置は、光ディスク51に記録されたデジタルデータを光ヘッド52で読み取り、そのアナログ再生信号をRFアンプ53に与え、ここで増幅した後、RFアンプ53の出力のDCオフセット成分をカットするHPF (High Pass Filter) 回路54に通す。HPF回路54の出力信号は、光ディスクの反射率変動等による振幅変動を除去するAGC (Auto Gain Control) 回路55に通され、AGC回路55の出力信号は、A/D (Analog/Digital) 変換器56によりアナログ信号からデジタル信号に変換される。A/D変換器56の出力信号は、デジタル等化器57でPR (1, 2, 1) 特性に等化され、ビタビ復号器58はその出力信号をもとにビタビ復号して二値化データを出力する。また、RFアンプ53により増幅された再生信号は、PLL (Phase Locked Loop) 回路などにより構成されたクロック抽出部59に入力され、該再生信号に位相同期したビット周期のクロック信号がクロック抽出部59より出力される。該クロック信号はA/D変換器56に入力され、AGC回路55の出力信号は、このタイミングでアナログ信号からデジタル信号に変換される。

【0004】こうしてPRML検出方式によって復号された2値化データは、従来の2値検出方式よりも良好なエラーレートを示すことが分かっている。更にPRML検出方式は、光ビームのフォーカスオフセットやディスクのチルト、再生信号のアシンメトリなどの変化に対して緩やかなエラーレート依存性を持つ、すなわち各再生条件の悪化に対するエラーレートの悪化率が、従来の2値検出方式に比べて緩やかであることも分かっている。

【0005】しかし、上記PRML検出方式では、AGC回路55でアナログ信号の信号振幅を一定にする時に、アナログ再生信号のオフセット信号(光学的オフセット、電氣的オフセット等)でAGCが行われなようにするために、アナログ再生信号の低域成分を除去するHPF回路54が必要である。そのため、予めディスクに記録してあるデータに低域成分が含まれていると、HPF回路54でデータの低域成分までもが除去されてしまい、正確な信号検出ができなくなってしまう。特に、記録データの符号化方式として非DCフリー符号である(1, 7) RLL符号などを用いると、エラーが増加す

るという問題が発生する。

【0006】従来の2値検出方式においては、このようにデータの低域成分が除去されてしまうという問題に対する解決法の一つとして量子化帰還法と呼ばれる手法が提案されており、この方法は例えば特開昭60-68748号公報に開示されている。

【0007】この量子化帰還法の原理をPRML検出に適用したデータ再生装置は、ビタビ復号器58から出力される2値化データを帰還するために図16に示すような構成を有する。すなわち、上記データ再生装置において、光ディスク51、光ヘッド52、RFアンプ53、HPF回路54、AGC回路55、A/D変換器56、デジタル等化器57、ビタビ復号器58、およびクロック抽出部59は、通常のPRML検出方式のデータ再生装置と同様の機能を持つ。そして、上記データ再生装置はこれに加えて、HPF回路54と逆の周波数特性を持つデジタルLPF (Low Pass Filter)回路60と、デジタルLPF回路60の出力とA/D変換器56の出力とを加算する加算器61とを備えている。

【0008】

【発明が解決しようとする課題】ところが、上記従来の構成では、以下に述べるような問題が生じる。

【0009】まず、上記データ再生装置の動作について説明する。尚、上記データ再生装置は、図17(a)に示すような記録パターン(時刻t10までは“111000”の繰り返しパターン、時刻t10以降は“1110”の繰り返しパターン)の再生信号を再生するものとする。

【0010】図17(a)に示す再生信号をHPF回路54に通して高域濾波すると、図17(b)に示すような、時刻t10以降で記録パターンが持つ低域成分が失われた信号となる。この場合、時刻t10以降でビタビ復号における期待値と実測サンプル値が合わなくなるので、このままでは正常にビタビ復号を行うことができないのは、既に説明した通りである。

【0011】そこで、上記データ再生装置は、ビタビ復号器58の復号データから低域成分を取り出して再生信号に帰還しているが、該復号データは一定サンプル遅れて出力されるので、再生信号に加算される帰還信号も一定時間遅れたものになる。すなわち、加算器61で加算されてPRML検出系(デジタル等化器57とビタビ復号器58)に入力される信号は、再生信号の失われた低域成分を適切に補償した信号にはならず、正確なビタビ復調ができなくなり、そのために帰還信号も異常になる。更に、その異常な帰還信号で補償された再生信号も異常になってエラーが伝搬していく帰還異常状態に陥ってしまう。

【0012】図17(c)ないし図17(e)はそれぞれ、帰還信号、PRML検出系に入力される信号、および復号パターンを示している。帰還信号はt10から一

定時間遅れたt11から増加し始めるため、失われた低域成分はt11まで補償されず、該帰還信号も実際に必要なレベルより小さいものとなっている。その結果、例えばPRML検出系に入力される信号もマイナス側へ誤ってシフトし、“1110”の繰り返しパターンが“1100”の繰り返しパターンとなる復号エラーを起こしており、最終的に帰還信号は0になっている。

【0013】このような問題を解決するためには、ビタビ復号器58からデータを出力するバス長を短くすればよいが、上記で述べたように、バス長を短くすると復号データのエラーレートが悪くなってしまうという問題がある。

【0014】又、再生信号の振幅変動などの外乱をきっかけとして帰還異常状態に陥ると、帰還信号が異常状態で安定してバーストエラーを引き起こす危険性があるという問題も生じる。

【0015】本発明は、上記の問題点を解決するためになされたもので、その目的は、PRML検出方式によって良好なエラーレートの復号データを得ると同時に、ビタビ復号器の出力として得られる二値化データから、失われた低域成分を抽出して再生信号に帰還して正確にデータ検出することができるデータ再生装置を提供することにある。

【0016】

【課題を解決するための手段】請求項1のデータ再生装置は、PRML方式により、再生信号をパルスレスポンス波形等化した後、ビタビ復号によって最尤復号するものであり、上記の課題を解決するために、再生信号の低域成分をカットする第1のフィルタ手段と、上記第1のフィルタ手段とは逆の周波数特性を有し、ビタビ復号手段から出力される帰還用データから、上記第1のフィルタ手段によりカットされた再生信号の低域成分を抽出する第2のフィルタ手段と、上記第1のフィルタ手段より出力される信号と、第2のフィルタ手段より出力される信号とを加算して得られる信号をビタビ復号すると共に、復号データと帰還用データとを出力するビタビ復号手段とを備え、上記ビタビ復号手段は、復号データを出力するバス長より短いバス長で帰還用データを出力することを特徴としている。

【0017】上記の構成によれば、記録媒体(例えば、光ディスク)より読み取られる再生信号は、アンプで増幅された際のDCオフセット成分をカットするために第1のフィルタ手段により低域成分がカットされる。このとき、上記再生信号のデータに低域成分が含まれていると、これも同時にカットされるため、第2のフィルタ手段によりビタビ復号手段から出力される帰還用データから、上記第1のフィルタ手段によりカットされた再生信号の低域成分を抽出し、これを上記第1のフィルタ手段より出力される信号に加算する。上記ビタビ復号手段は、上記第1のフィルタ手段より出力される信号と、第

2のフィルタ手段より出力される信号とを加算して得られる信号をビタビ復号し、得られた復号データと帰還用データとを出力する。この時、上記ビタビ復号手段は、復号データを出力するバス長より短いバス長で帰還用データを出力するため、本来のPRML検出の能力を損なわずに復号データの良好なエラーレートを実現しながら、同時に帰還用データの入力再生信号に対する遅延時間を短くして正確な低減補償を行うことが可能となる。

【0018】請求項2のデータ再生装置は、請求項1の構成に加えて、上記ビタビ復号手段から上記帰還用データを出力するバス長を上記再生信号の符号化方式に応じて変化させるバス長制御手段を備えていることを特徴としている。

【0019】上記の構成により、上記バス長制御手段は、ビタビ復号手段から帰還用データを出力するバス長を、再生信号の符号化方式に応じて変化させるため、各符号化方式に合わせて遅延時間を適切な長さとする事ができ、より正確な低減成分の補償をすることができ

る。  
【0020】請求項3のデータ再生装置は、請求項1または2の構成に加えて、上記復号データのDSV値を逐次求め、該DSV値が予め設定された所定値を超えた時に、これを検出するDSV計数手段と、上記第2のフィルタ手段の出力信号量を制御する信号量制御手段とを備え、上記信号量制御手段は、上記DSV計数手段がDSV値が所定値を超えたことを検出した時点で、第2のフィルタ手段の出力信号量を変化させることを特徴としている。

【0021】上記の構成により、上記DSV計数手段により、DSV値が所定値を超えたことが検出されると、上記信号量制御手段は、第2のフィルタ手段の出力信号量を変化させる。これにより、外乱などの原因で帰還信号が異常状態になった場合に、復号データのDSVの変化から該異常状態を検出し、この検出に基づいて、帰還量が歯止めなく大きくなる前に適正な量に戻して異常状態からの復帰を実現することができる。

【0022】請求項4のデータ再生装置は、請求項1または2の構成に加えて、上記復号データが符号化方式のパターンに合致しているかを逐次監視し、該復号データが符号化方式のパターンに合致しなかった時に、これを検出する符号パターン監視手段と、上記第2のフィルタ手段の出力信号量を制御する信号量制御手段とを備え、上記信号量制御手段は、上記符号パターン監視手段が復号データが符号化方式のパターンに合致しなかったことを検出した時点で、第2のフィルタ手段の出力信号量を変化させることを特徴としている。

【0023】上記の構成により、上記符号パターン監視手段により、復号データが符号化方式のパターンに合致しなかったことが検出されると、上記信号量制御手段は、第2のフィルタ手段の出力信号量を変化させる。こ

れにより、外乱などの原因で帰還信号が異常状態になった場合に、復号データが符号化方式のパターンに合致しなくなることから該異常状態を検出し、この検出に基づいて、帰還量が歯止めなく大きくなる前に適正な量に戻して異常状態からの復帰を実現することができる。

【0024】

【発明の実施の形態】

(実施の形態1) 本発明の実施の一形態について図1ないし図8に基づいて説明すれば、以下の通りである。

10 【0025】本実施の形態に係るデータ再生装置は、本発明を光ディスクの再生装置に適用した場合を例示したものであり、上記データ再生装置は、図1に示すように、光ディスク1、光ヘッド2、RFアンプ3、第1のフィルタ手段としてのHPF (High Pass Filter) 回路4、AGC (Auto Gain Control) 回路5、A/D (Analog/Digital) 変換器6、デジタル等化器7、ビタビ復号手段としてのビタビ復号器8、クロック抽出部9、第2のフィルタ手段としてのLPF (Low Pass Filter) 回路10、および加算器11から構成される。

20 【0026】上記構成のデータ再生装置は、光ディスク1に記録されたデジタルデータを光ヘッド2で読み取り、そのアナログ再生信号をRFアンプ3に与え、ここで増幅した後、RFアンプ3の出力のDCオフセット成分をカットするHPF回路4に通す。HPF回路4の出力信号は、光ディスクの反射率変動等による振幅変動を除去するAGC回路5に通され、AGC回路5の出力信号は、A/D変換器6によりアナログ信号からデジタル信号に変換される。A/D変換器6の出力信号は、デジタル等化器7でPR (1, 2, 1) 特性に等化され、デジ  
30 タル等化器7の出力信号はビタビ復号器8でビタビ復号され二値化データとして出力される。

【0027】また、RFアンプ3により増幅された再生信号は、PLL (Phase Locked Loop) 回路などにより構成されたクロック抽出部9にも入力され、該再生信号に位相同期したビット周期のクロック信号が出力される。該クロック信号はA/D変換器6に入力され、該A/D変換器6はこのタイミングでアナログ信号からデジタル信号への変換を行なう。

40 【0028】また、上記ビタビ復号器8は、帰還信号を生成するためのデータD1と復号データD2とを1クロック毎に1チャンネルビット出力するものであり、該ビタビ復号器8は、図2に示すように、ACS (Add Compare Select) 回路部12とデータ復号部13とから構成される。

【0029】上記ACS回路12は、図3に示すように、ブランチメトリック演算器12aないし12eと、加算器12f…と、比較器12g…と、選択器12h…と、レジスタ12i…とから構成されている。

50 【0030】上記ブランチメトリック演算器12aないし12eは、入力値Xと波形レベル期待値1<sub>0</sub>ないし1

4 とに対する各ブランチメトリック（入力値と各期待値間のユークリッド距離の相対値）を計算して出力する。尚、上記ブランチメトリックの値は、それぞれ  $2X \cdot 1_n - 1_n^2$ （但し、 $n$ の値はブランチメトリック演算器12aないし12eのそれぞれに対し、0ないし4を適用）の式によって与えられる。比較器12g…は、入力  $A >$  入力Bのとき“1”を出力Yから出力し、入力  $A \leq$  入力Bのとき“0”を出力する。選択器12e…は入力Sが“1”のとき入力Aの値を出力Yから出力し、入力Sが“0”のとき入力Bの値を出力する。

【0031】このACS回路12は、計算されたブランチメトリックとレジスタ12i…に保持されている過去の生き残りバスのバスメトリック（生き残りバスを構成する各状態遷移のブランチメトリックの和）を加算器12f…により加算し、各ブランチのバスメトリックを計算する。次に、比較器12g…によって各バスメトリックの比較が行われ、比較結果に対応して選択器12h…により生き残りバスのバスメトリックが選択される。上記選択器12h…により選択されたバスメトリックは、レジスタ12i…に保存され、次の演算の際に生き残りバスのバスメトリックとして用いられる。また、比較器12gの出力は、それぞれバス選択信号  $S_a$ 、 $S_b$ 、 $S_c$ 、 $S_d$  として出力され、データ復号部13に入力される。

【0032】次に、データ復号部13の詳細について図4を用いて説明する。

【0033】データ復号部13は、バス選択信号  $S_a$  ないし  $S_d$  を入力Sとしてデータを選択する選択器131aないし131d、132aないし132d、133aないし133d、および134aないし134dと、レジスタ135aないし135d、136aないし136d、137aないし137d、および138aないし138dとが接続されたシフトレジスタにより構成されている。ここで、選択器131aないし131d、132aないし132d、133aないし133d、および134aないし134dは、入力Sが“1”のとき入力Aの値を出力Yから出力し、入力Sが“0”のとき入力Bの値を出力するものである。

【0034】このシフトレジスタは、上述のように、バス選択信号  $S_a$ 、 $S_b$ 、 $S_c$ 、 $S_d$  によりシフトされる方向が決められる。従って、シフトレジスタの初段では生き残りバスがどのような状態遷移であったかによって復号結果が選ばれ、次段以降は生き残ったバスの復号結果がコピーされることになる。このシフトレジスタの初段の選択器131aないし131dにおいては、選択器131aおよび131cには入力A・Bともに“0”が入力され、選択器131bおよび131dには入力A・Bともに“1”が入力される。しかしながら、上記シフトレジスタの段数、即ちバス長をある程度長く（例えば20段に）すると、最終段の4つのレジスタの値は同じ

値に収束する。つまり、過去に遡ると4つの生き残りバスは1つのバスに収束しているのである。従って最終段の138aないし138dのレジスタの中から任意のレジスタの出力が復号データD2として出力される。

【0035】一方、復号データD2を出力するバス長より短いバス長となる例えば10段目の137aないし137dのレジスタの中から任意のレジスタの出力を帰還用データD1として出力する。帰還用データD1はバス長が短いので、復号データD2よりも短い遅延時間で出力される。但し、帰還用データD1は、生き残りバスがまだ1つのバスに収束していない場合も起こり得るため、復号データD2よりもエラーレートは悪くなるが、帰還用信号の生成源としては十分である。

【0036】続いて、本実施の形態にかかるデータ再生装置の動作例を以下に説明する。

【0037】デジタル等化器7はトランスバーサルフィルタからなり、このデジタル等化器7によって1ビットの孤立再生波形を等化すると、理想的には図5のような波形となる。この波形の1サンプリング点毎（図5の矢印で示す1ビット分の間隔）の振幅比は、波形中央が2、その両側が1、その他が0のいわゆるPR（1，2，1）特性となる。従って、連続して記録されたデータの再生信号を等化すると、孤立再生波形の等化波形をサンプリング点毎にずらした波形の足し合わせになり、図6に示すようなアイパターンとなる。

【0038】サンプリング点毎の波形レベル値は理想的には  $l_0$ 、 $l_1$ 、 $l_2$ 、 $l_3$ 、 $l_4$ （但し、 $l_1 - l_0 = l_2 - l_1 = l_3 - l_2 = l_4 - l_3$ ）の5つのレベルとなることが期待される。この場合における記録データと波形レベル値の期待値との関係は、図7に示すようなトレリス線図になる。図7において、矢印は状態の遷移を表し、“/”を挟んだ添え字は“/”の左側の0または1がその状態遷移に対応する記録データであり、“/”の右側が状態遷移が起きた時に理想的なPR（1，2，1）特性に等化された信号が取るべき波形レベル値の期待値（ $l_0$ 、 $l_1$ 、 $l_2$ 、 $l_3$ 、 $l_4$ のいずれか）である。

【0039】デジタル等化器7によりPR（1，2，1）特性に等化されたデータは、ビタビ復号器8に入力されてビタビ復号される。ビタビ復号動作は、図7のトレリス線図に従って行なわれ、サンプリング点におけるそれぞれのバスの期待値と実測サンプル値とのユークリッド距離を算出し、それに対応する1クロック前までの入力波形に対するユークリッド距離の総和を加算してそれぞれのバス毎の総和を求め、各状態への入力となる2つのバスのうちユークリッド距離の総和が小さい方を生き残りバスとして残す。

【0040】この時点では、最終的に4つの状態（図7に示す  $S_{00}$ 、 $S_{10}$ 、 $S_{01}$ 、 $S_{11}$  の状態）において、それぞれ1つのバスが存在している。この4つの生き残りバ



スでユークリッド距離の総和が小さいバスを最も確からしいバスとし、その一連のバスを一定サンプル前まで遡ってバスを決定し、そのバスから復号データを求める。ここで算出した生き残りバスのユークリッド距離の総和は、次のサンプリング点におけるユークリッド距離の総和の算出に使われる。この動作をサンプル毎に繰り返すことによってデータ復号が行われる。従って、復号データは一定サンプル遅れて出力される。このサンプル数(バス長)はある程度までは多い(長い)方が良好なエラーレートが得られる。

【0041】図8(a)ないし図8(d)は、低域成分を持つパターンを記録した時の上記データ再生装置の動作を説明するための信号波形の模式図である。尚、図8(c)と図8(d)については実際はデジタル値からなる信号であるが、説明の都合上、あえてアナログ波形に見なした(仮想的にD/A変換を施したような)表現をしている。

【0042】図8(a)に示すような記録パターン(時刻t1までは“111000”の繰り返しパターン、時刻t1以降は“1110”の繰り返しパターン)の再生信号をHPF回路4に通して高域濾波すると図8(b)に示すような、時刻t1以降で記録パターンが持つ低域成分が失われた信号となる。この場合、時刻t1以降でビタビ復号における期待値と実測サンプル値が合わなくなるので、このままでは正常にビタビ復号を行うことができない。

【0043】一方、ビタビ復号器8から出力されるデータD1は記録パターンをほぼ正確に再現しているので、この信号を上記HPF回路4と逆の周波数特性を持つデジタルLPF回路10に通して得られる信号(図8(c)に示す)は、図8(b)の信号で失われている低域成分に極めて近いものになる。よって加算器11によって再生信号(A/D変換器6の出力信号)とデジタルLPF回路10の出力信号(帰還信号)とを足し合わせた信号(図8(d)に示す)は、失われた低域成分を補償された再生信号となるので、期待値と実測サンプル値が合っており、ビタビ復号を正常に行うことができる。尚、帰還信号は入力再生信号に対して少しか遅延するが、この遅延時間が短ければ帰還異常状態に陥ることはない。

【0044】このように本実施の形態に係るデータ再生装置は、ビタビ復号器8が帰還用データD1と復号データD2を別々に出力するようにし、更にデータD1を出力するバス長をデータD2を出力するバス長より短くしているので、本来のPRML検出の能力を損なわずに良好なエラーレートを実現しながら、同時に帰還信号の入力再生信号に対する遅延時間を短くして正確な低域補償を行うことを可能としている。

【0045】(実施の形態2)本発明の実施の他の形態について図9および図10に基づいて説明すれば、以下

の通りである。

【0046】復号データの符号化方式によって再生パターンに含まれる低域成分の特徴が異なる、即ち帰還信号の許容遅延時間が異なるので、ビタビ復号器において帰還用データを出力するバス長を変化させるバス長制御手段を備える構成とすることによって、復号データの符号化方式の低域成分の特徴に合わせてバス長を変化させることもできる。

【0047】復号データの符号化方式として(1,7)

10 RLLとEFMplusの2種類が入力され得る場合の、データ再生装置の一部の構成を図9に示す。光ディスク1からA/D変換器6までの構成は上記実施の形態1と同様であるので省略している。また、図9において、加算器11、デジタル等化器7、およびLPF回路10も図1に示すデータ再生装置と同様の構成となっている。本実施の形態に係るデータ再生装置は、これに加えて、出力されるバス長の異なる2つの帰還用データD1a、D1b(D1aのバス長>D1bのバス長)と、復号データD2とを出力するビタビ復号器14と、帰還用データD1aとD1bの一方を選択して出力するスイッチ回路15と、スイッチ回路15に対してD1aとD1bのどちらを選択するかを指定するプロセッサ16とを備えている。尚、請求項に記載のバス長制御手段は上記スイッチ回路15およびプロセッサ16によって構成されている。

【0048】ビタビ復号器14はビタビ復号器8と同様にACS回路部とデータ復号部から構成されるが、ACS回路部はビタビ復号器8のものと同一のものでよい。上記データ復号部の構成を図10に示す。このデータ復号部のデータ復号動作と構成要素については、データ復号部13と同様なので説明は省略する。

【0049】図10に示す上記データ復号部と、ビタビ復号器8に備えられるデータ復号部13との相違は、帰還用データとしてD1aとD1bの2つが出力されている点であり、これらを出力するレジスタの段数を変え、例えば、帰還用データD1bは10段目のレジスタから、同じくデータD1aは15段目のレジスタから出力することで、2種類のバス長を持つ帰還用データを出力できる。

40 【0050】プロセッサ16は、復号データの符号化方式が(1,7)RLLの場合はD1bを、EFMplusの場合はD1aが選択されるようにスイッチ回路15を制御する。これは、(1,7)RLLにおいて最も多く低域成分を含むパターンは、EFMplusにおいて最も多く低域成分を含むパターンに比べて、DSV値の絶対値の増加度が大いなので、許容できる帰還信号の遅延時間が、(1,7)RLLの方が短いからである。

【0051】尚、上記DSV値は、所定期間内の再生データについて、“1”を+1、“0”を-1として、該期間内の各ビットにおける上記値を加算することで求め

られる。上記DSV値は、正常な再生時にはほぼ0の値を示すが、帰還異常状態に陥って再生データのレベルが低下するとその絶対値が増加する。

【0052】以上のように、本実施の形態に係るデータ再生装置は、復号データの符号化方式によって帰還用データを出力するバス長を変化させることによって、各符号化方式に合わせて遅延時間を適切な長さとする事ができるため、より正確に低域成分の補償をすることができる。

【0053】(実施の形態3) 本発明の他の実施の一形態を図11ないし図13を用いて説明する。

【0054】図11は本実施の形態に係るデータ再生装置の一部を示す構成図であるが、光ディスク1からA/D変換器6までの構成は上記実施の形態1と同様であるので省略している。また、図11において、加算器11、デジタル等化器7、ビタビ復号器8、およびLPF回路10も上記実施の形態1と同様の構成を有している。本実施の形態に係るデータ再生装置は、これに加えて、LPF10の出力量を制御する信号量制御手段としての帰還量制御回路17、復号データD2のDSV値を計数するアップダウンカウンタ18、アップダウンカウンタ18からの入力(DSV値)が所定の範囲にあるかを判定するデジタルコンパレータ19とを備えている。尚、請求項記載のDSV計数手段は、上記アップダウンカウンタ18およびデジタルコンパレータ19により構成されている。

【0055】上記データ再生装置の動作について説明する。アップダウンカウンタ18は復号データD2を入力して、D2の指定チャンネルビット数前からのDSV値を計数して、計数したDSV値をデジタルコンパレータ19に出力する。デジタルコンパレータ19は、入力されたDSV値と所定の基準値とを比較し、該DSV値が所定の範囲を逸脱した時にDSV異常信号を帰還量制御回路17に出力する。帰還量制御回路17は、デジタルコンパレータ19からDSV異常信号を受信した時点で上記所定チャンネルビット数だけ前の時点、すなわち所定クロック時間だけ前の値に帰還信号量を設定し直し、その値を上記所定クロック時間だけ保持するように制御する。

【0056】本実施の形態では、復号データの符号化方式として(1,7)RLL符号を仮定する。この場合、DSV値を計数する上記所定チャンネルビット数を9、上記所定の範囲を±7とすることによって、最長ラン長の制約を超えている、即ち異常な帰還信号が帰還され始めているということが容易に判断できる。

【0057】図12に帰還量制御回路17の詳細な構成図を示す。LPF10から入力される帰還信号が8ビットのデジタルデータであるとする、図12に示すように、上記帰還量制御回路17は、9個の8ビットシフトレジスタ17aないし17iと、出力切換器17jとか

ら構成される。LPF10からの帰還信号は、ビット毎にシフトレジスタ17aないし17iに振り分けて記憶される。帰還信号が1クロック分記憶される度に、シフトレジスタのデータは次のシフトレジスタにシフトされるので、これにより8クロック前までのデータが記憶されることになる(シフトレジスタ17aに最も新しいデータが、シフトレジスタ17iに最も古い8ビット前のデータが記憶される)。

【0058】出力切換器17jは、通常はシフトレジスタ17aに記憶される最も新しいデータを、スイッチ17kを介して加算器11に出力する(スイッチ17kは図12のa側)が、デジタルコンパレータ19からDSV異常信号が入力されると、その時点よりシフトレジスタ17iに記憶された最も古いデータを加算器11へ出力するようにスイッチ17kをb側に切り換える。更に後者の場合、DSV異常信号が入力されてから9クロック時間の期間、シフトレジスタ17hからシフトレジスタ17iにデータがシフトされないようにスイッチ17l...を制御することで、最も古いデータが9クロック時間の期間だけ保持されて加算器11に出力される。9クロック時間保持した後は、再びシフトレジスタ17aのデータが加算器11に出力され、かつシフトレジスタ17hからシフトレジスタ17iにデータがシフトされるように、スイッチ17kおよびスイッチ17lの切り換えを行う。

【0059】次に具体例を示す。図13は本実施の形態において低域成分を補償されてデジタル等化器7へ入力される信号を示す。t2の時点でノイズなどの原因により帰還信号が異常になり、適正值よりも大きな信号が帰還されている。やがて実測サンプル値が期待値からずれていき、ビタビ復号器の出力が1に偏るようになると、アップダウンカウンタ18で計数される9チャンネルビット分のDSV値はしだいに大きくなる。そして、t3の時点で上記DSV値が所定の範囲7を超えると、信号量制御回路17はLPF10の出力信号量を9クロック前の値に戻すので、帰還量が歯止めなく大きくなる前に適正な量に戻るようになる。

【0060】以上のように、本実施の形態に係るデータ再生装置は、外乱などの原因で帰還信号が異常状態になった場合においても、復号データのDSV値の変化から該異常状態を検出することができ、該検出に基づいて、帰還量が歯止めなく大きくなる前に適正な量に戻して異常状態からの復帰を実現することができる。

【0061】尚、本実施の形態に係るデータ再生装置が出力する帰還用データは、1種類のバス長に対応しているが、実施の形態2に示すように、帰還用データとして2種類以上のバス長に対応して帰還用データを出力する構成としてもよい。

【0062】(実施の形態4) 本発明の他の実施の一形態を図14を用いて説明する。

【0063】上記実施の形態3に係るデータ再生装置は、復号データD2のDSV値の変化から帰還信号が異常状態にあることを検出して、帰還量制御回路17によってLPF10の出力信号量を制御しているが、本実施の形態に係るデータ再生装置は、アップダウンカウンタ18とデジタルコンパレータ19の代わりに、復号データD2が符号化方式のパターンに合致しているか否かを逐次監視する符号パターン監視手段を備え、復号データD2が符号パターンに合致しなくなった時点で帰還信号が異常状態にあると判断して、LPF10の出力信号量を異常状態前の値に戻すようにしている。

【0064】この場合のデータ再生装置の一部の構成を図14に示す。光ディスク1からA/D変換器6までの構成は実施の形態1に係るデータ再生装置と同様であるので省略している。図14において、加算器11、デジタル等化器7、ビタビ復号器8、LPF回路10、および帰還量制御回路17も実施の形態1に係るデータ再生装置と同様の構成である。本実施の形態に係るデータ再生装置は、これに加えて、(1,7)RLLで符号化されたデータを復号する符号パターン監視手段としての(1,7)RLL復号器20を有している。

【0065】上記(1,7)RLL復号器20は、ビタビ復号器8から出力される復号データD2を入力して、これを(1,7)RLL復号し、復号できない、即ち符号パターンに合致しないパターンが入力された時点で再生信号が異常状態にあると判断して、符号化則逸脱信号を出力する。符号化則逸脱信号を受信した時の帰還量制御回路17の動作は、上記実施の形態3に係るデータ再生装置の帰還量制御回路17において、DSV異常信号を受信した時の動作と同様である。

【0066】以上のように、本実施の形態に係るデータ再生装置は、外乱などの原因で帰還信号が異常状態になった場合においても、復号データが符号化方式のパターンに合致しなくなることから該異常状態を検出することができ、この検出に基づいて、帰還量が止まらず大きくなる前に適正な量に戻して異常状態からの復帰を実現することができる。

【0067】尚、本実施の形態に係るデータ再生装置が出力する帰還用データは、1種類のバス長に対応しているが、実施の形態2に示すように、帰還用データとして2種類以上のバス長に対応して帰還用データを出力する構成としてもよい。

【0068】また、上記各実施の形態においては、帰還信号の生成、加算にそれぞれデジタルLPF、デジタル加算器を使用した。ビタビ復号器の出力をD/A変換した上で、それぞれアナログLPF、アナログ加算器を使用してもよい。

【0069】更に、上記各実施の形態においては、PRML検出方式としてPR(1,2,1)MLを用いて実施した例で説明したが、これに限定されるものではない

く、他のPRML検出方式を用いても本発明の効果が得られることは明白である。

【0070】更に、上記各実施の形態においては、光ディスク再生装置に適用した場合について説明したが、直流成分の伝送が不可能な通信系や磁気記録再生系に適用しても本発明の効果が得られることは明白である。

【0071】

【発明の効果】請求項1の発明のデータ再生装置は、以上のように、再生信号の低域成分をカットする第1のフィルタ手段と、上記第1のフィルタ手段とは逆の周波数特性を有し、ビタビ復号手段から出力される帰還用データから、上記第1のフィルタ手段によりカットされた再生信号の低域成分を抽出する第2のフィルタ手段と、上記第1のフィルタ手段より出力される信号と、第2のフィルタ手段より出力される信号とを加算して得られる信号をビタビ復号すると共に、復号データと帰還用データとを出力するビタビ復号手段とを備え、上記ビタビ復号手段は、復号データを出力するバス長より短いバス長で帰還用データを出力する構成である。

【0072】それゆえ、上記ビタビ復号手段は、復号データとは別に、第1のフィルタ手段によってカットされたデータの低域成分を補償するための帰還用データを出力し、帰還用データを出力するバス長が復号データを出力するバス長よりも短い構成とすることによって、本来のPRML検出の能力を損なわずに復号データの良好なエラーレートを実現しながら、同時に帰還信号の入力再生信号に対する遅延時間を短くして正確な低減補償を行うことができるという効果を奏する。

【0073】請求項2の発明のデータ再生装置は、以上のように、請求項1の構成に加えて、上記ビタビ復号手段から上記帰還用データを出力するバス長を上記再生信号の符号化方式に応じて変化させるバス長制御手段を備えている構成である。

【0074】それゆえ、請求項1の構成による効果に加えて、復号データの符号化方式によって帰還用データを出力するバス長を変化させることによって、各符号化方式に合わせて遅延時間を適切な長さとすることができるため、より正確に低域成分の補償をすることができるという効果を奏する。

【0075】請求項3の発明のデータ再生装置は、以上のように、請求項1または2の構成に加えて、上記復号データのDSV値を逐次求め、該DSV値が予め設定された所定値を超えた時に、これを検出するDSV計数手段と、上記第2のフィルタ手段の出力信号量を制御する信号量制御手段とを備え、上記信号量制御手段は、上記DSV計数手段がDSV値が所定値を超えたことを検出した時点で、第2のフィルタ手段の出力信号量を変化させる構成である。

【0076】それゆえ、請求項1または2の構成による効果に加えて、外乱などの原因で帰還信号が異常状態に

なった場合に、復号データのDSVの変化から該異常状態を検出することによって、帰還量が歯止めなく大きくなる前に適正な量に戻して異常状態からの復帰を実現することができるという効果を奏する。

【0077】請求項4の発明のデータ再生装置は、以上のように、請求項1または2の構成に加えて、上記復号データが符号化方式のパターンに合致しているかを逐次監視し、該復号データが符号化方式のパターンに合致しなかった時に、これを検出する符号パターン監視手段と、上記第2のフィルタ手段の出力信号量を制御する信号量制御手段とを備え、上記信号量制御手段は、上記符号パターン監視手段が復号データが符号化方式のパターンに合致しなかったことを検出した時点で、第2のフィルタ手段の出力信号量を変化させる構成である。

【0078】それゆえ、請求項1または2の構成による効果に加えて、外乱などの原因で帰還信号が異常状態になった場合に、復号データが符号化方式のパターンに合致しなくなることから該異常状態を検出することによって、帰還量が歯止めなく大きくなる前に適正な量に戻して異常状態からの復帰を実現することができるという効果を奏する。

#### 【図面の簡単な説明】

【図1】本発明の一実施形態を示すものであり、データ再生装置の構成を示すブロック図である。

【図2】上記データ再生装置のビタビ復号器の構成を示すブロック図である。

【図3】上記ビタビ復号器のACS回路部の構成を示す回路図である。

【図4】上記ビタビ復号器のデータ復号部の構成を示す回路図である。

【図5】1ビットの孤立再生波形をPR(1, 2, 1)特性に等化した波形を示す説明図である。

【図6】PR(1, 2, 1)特性に等化した各マークの再生波形のアイパターンを示す説明図である。

【図7】PR(1, 2, 1)ML検出方式におけるビタ

ビ復号器の動作を表すトレリス線図である。

【図8】図1に示すデータ再生装置の動作における各信号波形を示すタイミングチャートである。

【図9】本発明の他の実施形態を示すデータ再生装置の構成の一部を示すブロック図である。

【図10】上記データ再生装置のデータ復号部の構成を示す回路図である。

【図11】本発明のさらに他の実施形態を示すデータ再生装置の構成の一部を示すブロック図である。

【図12】上記データ再生装置の帰還量制御回路の構成を示す回路図である。

【図13】上記データ再生装置の動作における加算器の出力信号波形を示す説明図である。

【図14】本発明のさらに他の実施形態を示すデータ再生装置の構成の一部を示すブロック図である。

【図15】従来のデータ再生装置の構成を示すブロック図である。

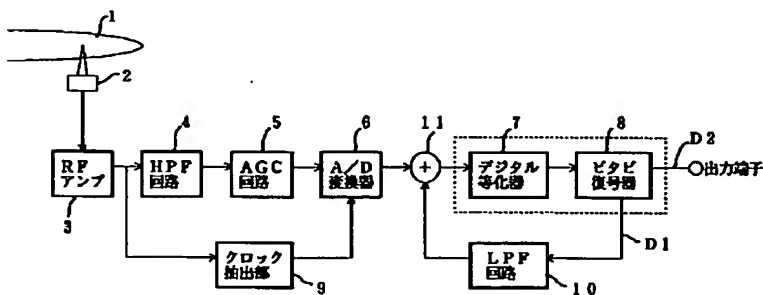
【図16】量子化帰還法を適用した従来のデータ再生装置の構成を示すブロック図である。

【図17】量子化帰還法を適用した従来のデータ再生装置の動作における各信号波形を示すタイミングチャートである。

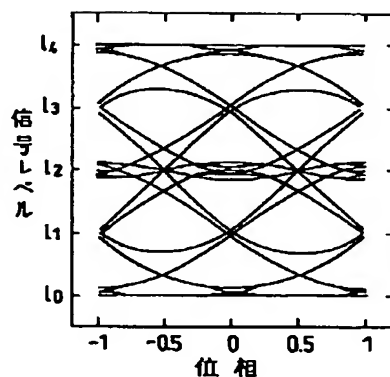
#### 【符号の説明】

- 4 HPF回路(第1のフィルタ手段)
- 7 デジタル等化器
- 8 ビタビ復号器(ビタビ復号手段)
- 10 LPF回路(第2のフィルタ手段)
- 15 スイッチ回路(パス長制御手段)
- 16 プロセッサ(パス長制御手段)
- 17 帰還量制御回路(信号量制御手段)
- 18 アップダウンカウンタ(DSV計数手段)
- 19 デジタルコンパレータ(DSV計数手段)
- 20 (1, 7) RLL復号器(符号パターン監視手段)

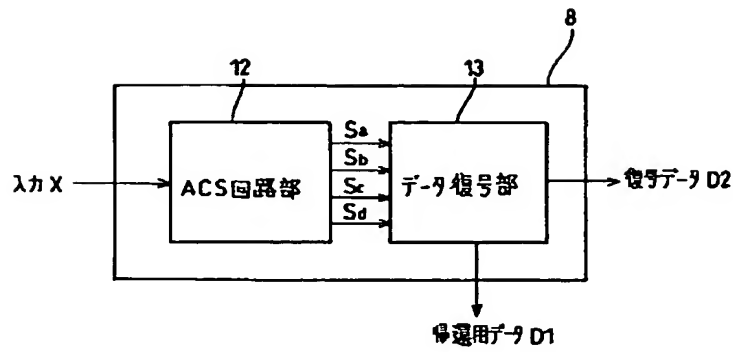
【図1】



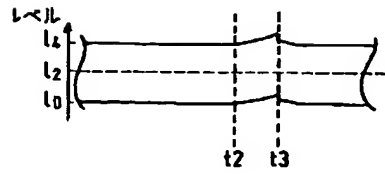
【図6】



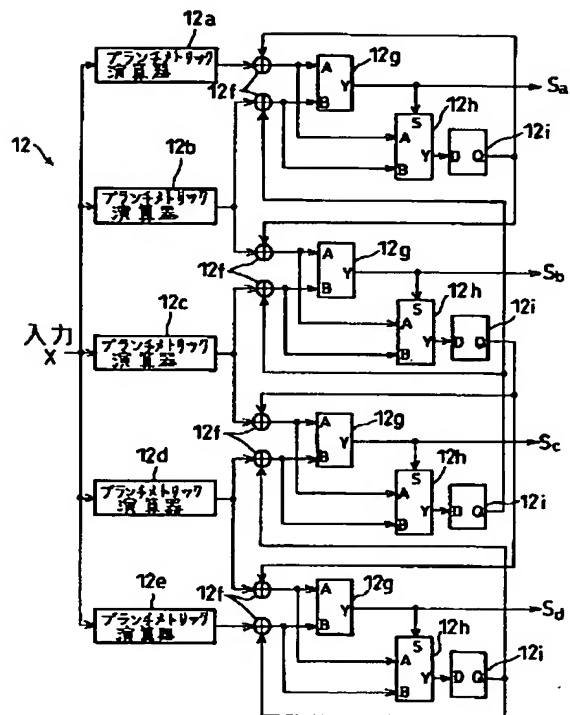
【図2】



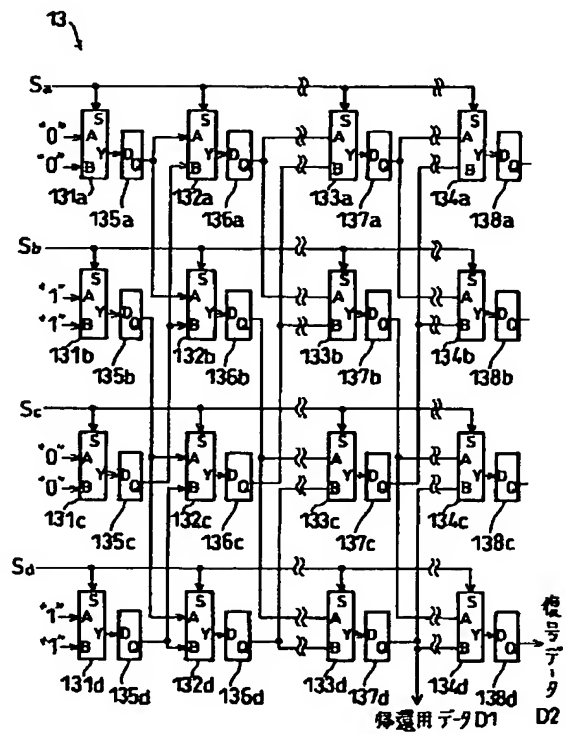
【図13】



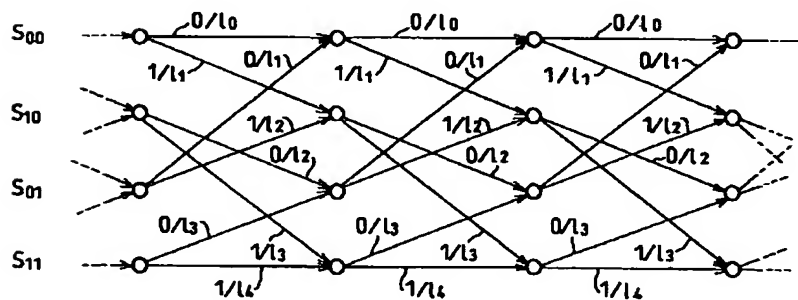
【図3】



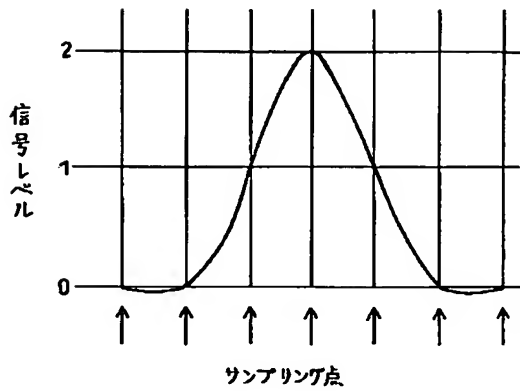
【図4】



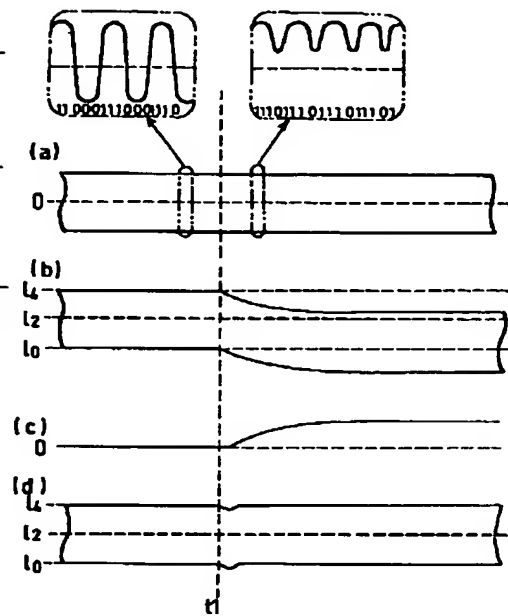
【図7】



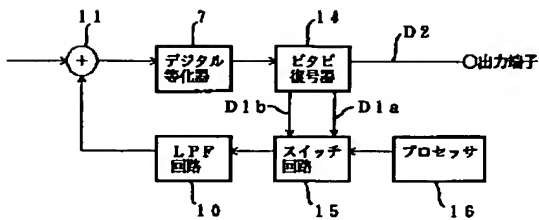
【図5】



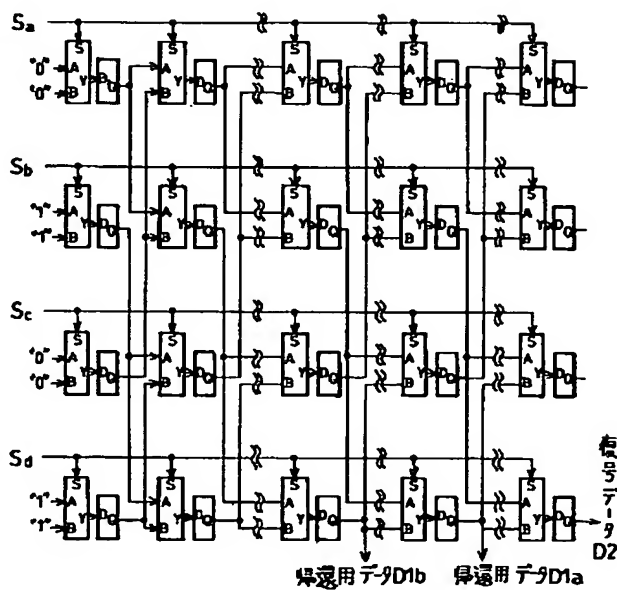
【図8】



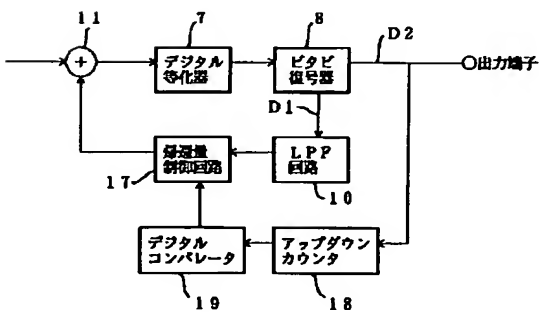
【図9】



【図10】

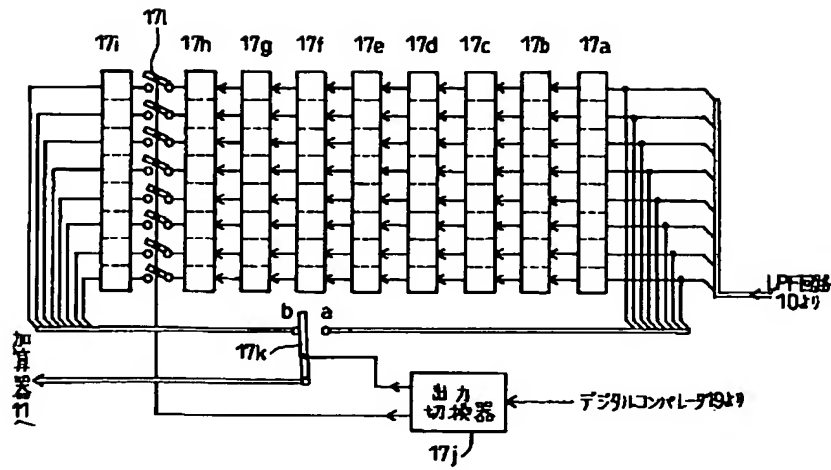


【図11】

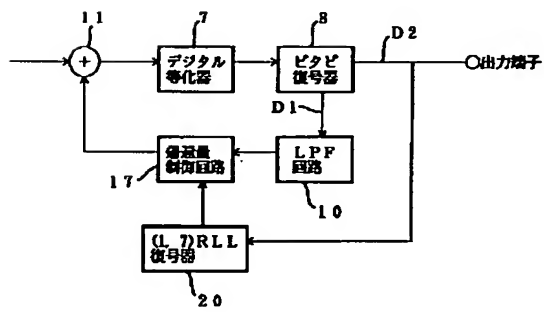




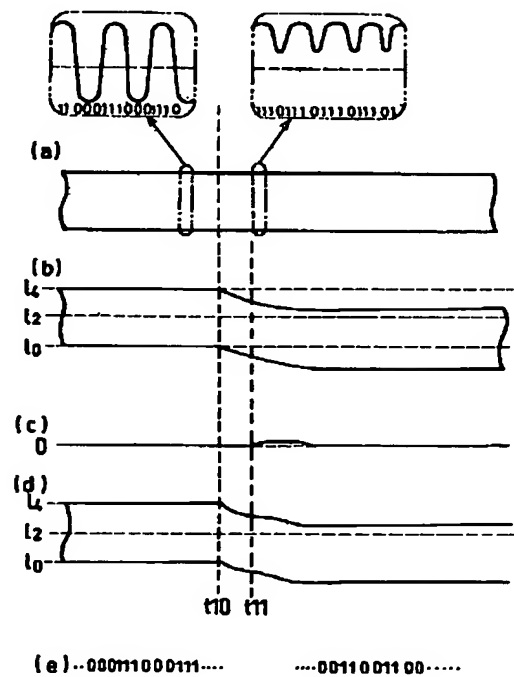
【図12】



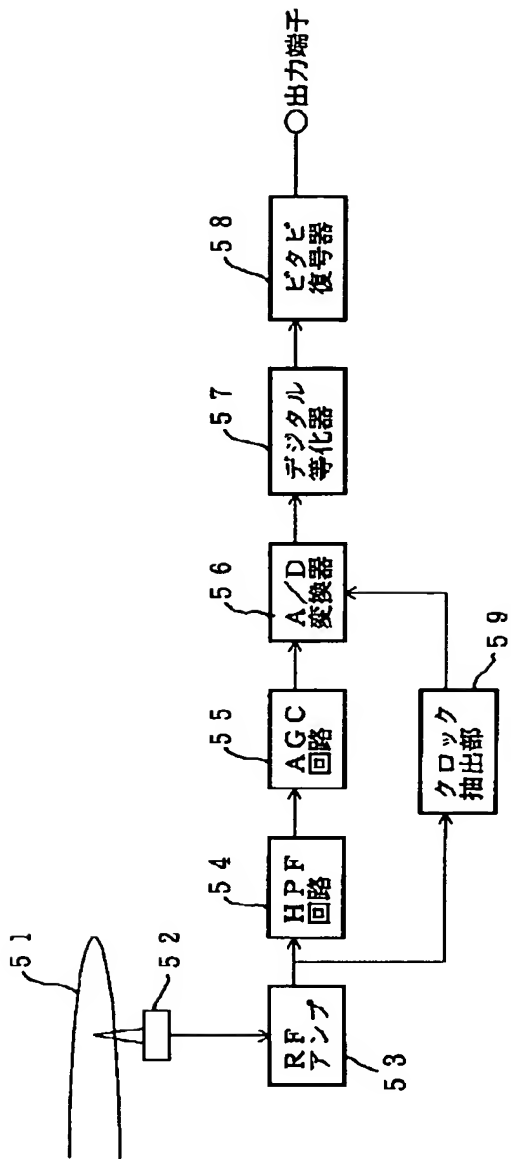
【図14】



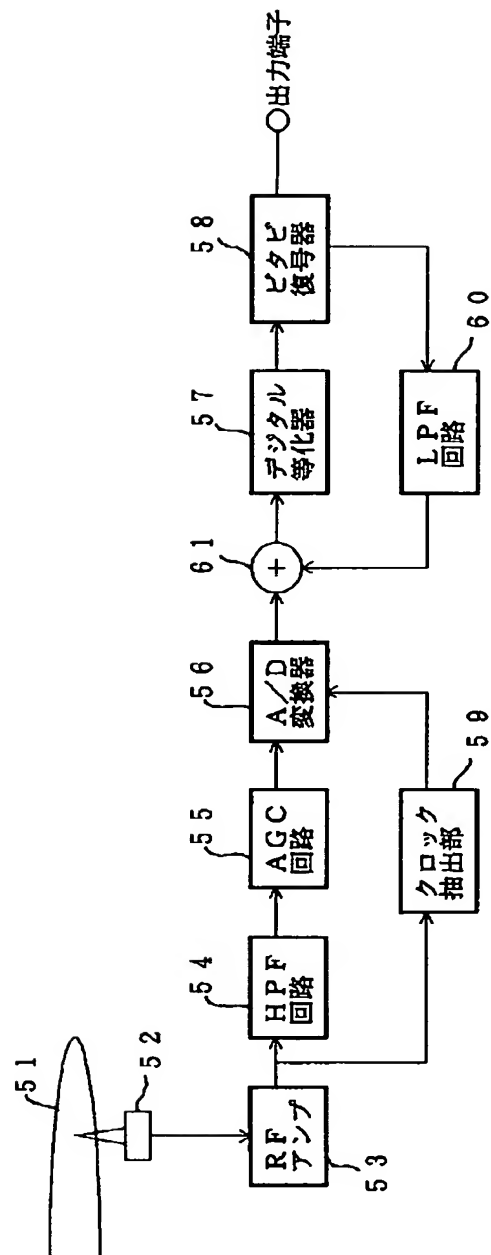
【図17】



【図15】



【図16】



フロントページの続き

(51)Int. Cl.<sup>6</sup>

H03M 13/12

H04L 25/497

識別記号

FI

H03M 13/12

H04L 25/497